

V24b 早稲田大学パルサーサーベイ干渉計用 FFT プロセッサについて

田中尚樹、竹内央、足立政彦、大浦聡、藤居文行（早大・理工）、大師堂経明（早大・教育）

前年会で報告した早稲田大学パルサーサーベイ干渉計に用いる Radix-4 バタフライ演算 LSI は、評価用・量産用ともにすでに納品され、機能評価のためのテスト基板で LSI の機能をチェックしている。

現在までにこの LSI を用いた FFT プロセッサのための基板がいくつか作成されている。これらの基板は一応「評価用」ということで作成されているが、このまま正式版になる可能性が高いものである。それぞれの基板の機能は以下の通りである。

- FFT 基板
複素 16 ポイント（すなわち 32 入力）の 8 ビット入力に対する FFT を計算する。この基板を 16 枚並列にならべてものを二組使用して 16×16 ポイント二次元空間 FFT を行う。
- ST 基板
256 ポイント時間 FFT を 16×16 ポイント二次元空間 FFT と同じハードウェア構造で行うためのデータ並べ替えを行う。
- コントロール基板
ホスト PC からの命令を各基板に送る中継機能を持つ。ホスト PC との間は SCSI で命令・データ転送を行う。
- PS 基板
時間 FFT 後の周波数パワースペクトルデータを後段の 256×2^{16} ポイント二次元 FFT プロセッサに送るためのデータの並べ替えを行う。現在細かい仕様を検討中である。