

V31c FPGA を用いた、電波干渉計の P C インターフェイスの開発

水野 桂寿、大師堂 経明、遊馬 邦之、竹内 央、国吉 雅也、後藤 健太郎、鈴木 智也、水木 さおり、福岡 浩二、梅村 朋弘、松村 寛夫、鶴沢 憲 (早稲田大学)

大師堂研究室は、パルサーサーベイプロジェクトの一環として、新しい観測システムを開発中である。新システムの概要は、「(1) アレイアンテナによる電波の受信、(2) A/D変換、(3) F F T プロセッサによる F F T 処理 (超高速画像処理)、(4) 本講演で述べる P C インターフェイスによる積分および、パソコンへのデータ送信 (インターフェイス)、(5) 制御用パソコンによるデータ取りこみ」である。

P C インターフェイスは、観測システムの心臓部である新しい F F T プロセッサを制御用パソコンに接続するために開発したものである。

これは次の 2 つの機能を有する。

(1) インターフェイス機能 F F T プロセッサとパソコンの間に入って、データ伝送をうまく行う。つまり、プロセッサから常時吐き出される大量のデータを一時保存し、パソコンの都合の良い時に読み出しができる機能であり、例えて言うならばダムのような機能である。

(2) 積分機能 (S / N 比の向上、感度の向上) 天体観測のためには、S / N 比の向上が必要である。また、天体からの電波は弱いので、長時間露光しないと受信できない。本装置では、各画素毎に積分する機能を有しており、S / N 比の向上などを行う事ができる。必要に応じ、積分回数は設定する事が出来る。

これらの機能を、FPGA を用いて実現した。開発ソフトは MaxPlus2 を使用し、開発言語は Altera Hardware Description Language である。

現状では、プロセッサ、P C インターフェイス、パソコンを接続し、実際のデータを流してデバックを行っており、順調である。