

R36a FPGA を用いた再構成可能な計算機による天体物理シミュレーション I

濱田剛 (理研)、中里直人 (理研)

内部回路をプログラミング可能な LSI である FPGA(Field Programmable Gate Array) を用いた再構成可能計算機用コンパイラ PGR(Processor Generator for Reconfigurable system) について発表する。

再構成可能計算機を数値計算に用いる場合、プログラミングが非常に困難であるという問題がある。これは大きく 2 つの問題に分けることができる。ひとつは、プログラミングにハードウェア設計の知識が必要なためハードウェア設計の経験がない人には敷居が高いということである。もうひとつの問題は、数値計算の知識が必要なためハードウェア技術者には敷居が高いということである。そのため、再構成可能計算機を数値計算に応用するには、ハードウェア設計と数値計算の両方に精通していなければならない。

我々は再構成可能計算機用コンパイラ PGR を開発している。PGR はハードウェア設計の経験を持たない数値計算の専門家を対象にしたソフトウェアである。PGR は、演算器を並べた程度のデータフロー記述を入力として、ハードウェア記述言語ソースコード、ソフトウェアエミュレータ、ハードウェア操作用 C 言語 API の 3 つを自動生成する。

本発表では、PGR の基本概念とプログラミングフローの詳細、および単純な設計例として重力多体問題用ハードウェアの実装結果を報告し、PGR を用いることで、再構成可能計算機のプログラミングが効率的になることを示す。引き続き、中里による発表 (FPGA を用いた再構成可能な計算機による天体物理シミュレーション II) では、非常に複雑な設計例として、Smoothed Particle Hydrodynamics(SPH) 法加速ハードウェアの実装結果を報告する。