

W71a VLSIを用いたAPD多チャンネル読み出しシステムの開発

斉藤孝男、植野優、片岡淳、河合誠之(東工大理)、高島健、田中孝明、三谷烈史、高橋忠幸
(ISAS/JAXA)

アバランシェフォトダイオード(APD)は内部で信号を増幅できる半導体光検出器であり、光電子増倍管に比べ、量子効率、大きさ、消費電力に優れているなど、光電子増倍管とフォトダイオードの両方の特徴を兼ね備えているため、将来、光電子増倍管に代わる光検出器として開発が進んでいる。しかしながらAPDは光電面積が小さく、そのため大きな受光面を得ようとする多数の素子が必要になるので、特に2次元情報を得ようとする後段の回路数が膨大になる。そこで我々は、回路サイズ、消費電力ともに大幅に節約するため、VLSIチップを用いたAPDの多チャンネル同時読み出しシステムの開発を行っている。後段回路を小型にすることで、将来の衛星環境での利用はもちろん、PETなどの医療への利用にも有利になる。

既存のVLSIチップであるVA32TAはゲインが大きく、内部増幅率の大きいAPDと組み合わせるとダイナミックレンジが小さくなってしまい(シンチレータで数10keV程度)、十分なエネルギー範囲を得ることができなかった。そこで我々は宇宙研が開発した低ゲインのVA32TA5チップ(Takashima et. al. 2005)を用い、それをAPDと組み合わせることで数10keV~数100keVまでの十分なエネルギー範囲をカバーすることに成功した。

本講演ではこのVA32TA5チップの基礎特性(ゲインのバラツキやノイズ等)について、既存のVA32TAチップと比較して発表し、さらにピクセルサイズ 1.6mm^2 、 4×8 列のAPD-arrayと組み合わせたときの性能についても報告する。また、通常のプリアンプなどを用いたときの値との比較も併せて発表する。