

**V50b ASTE 搭載サブミリ波カメラ極低温電子回路の開発**

中橋弥里、小林圭 (東邦大)、小林純 (総研大)、永田洋久、松尾宏 (国立天文台)、藤原幹生 (NICT)

我々のグループでは、南天でのサブミリ波広域サーベイ観測を実現するために、650 GHz に感度を持つ超伝導トンネル接合 (STJ) のフォトン検出器を使用した 100 素子レベルの大規模アレイカメラ (SISACAM) の開発を行っている。SISACAM には複数の新しい開発項目があるが、国立天文台と NICT は 2005 年以降、1 K 以下での動作特性に優れた n 型 GaAs-JFET による極低温読み出し回路の開発に取り組んでいる。

2006 年度は読み出し回路を構成する基本増幅回路の設計・製作・評価を行った。我々はゲートサイズ  $W (\mu\text{m})/L (\mu\text{m})=5/100, 5/50, 5/10$  の GaAs-JFET の 4.2 K での静特性に基づいた FET モデルの開発をし、それを用いた 1 段増幅回路の設計及び多段増幅回路の設計をした。シミュレーションによれば、多段増幅回路には、オープンループゲイン 2000 倍以上、消費電力が 10-20  $\mu\text{W}$ 、ノイズは入力換算で 1-2  $\mu\text{V}/\sqrt{\text{Hz}}$ @1 Hz という性能が期待できることが明らかになった。現在これら設計した試作回路の製造を行っている。本講演ではこの試作回路の開発内容について述べたい。

一方で、STJ 検出器用の読み出し方式として、2006 年度秋季年会で報告した DC 結合型 CTIA に代わり、「AC 結合型 CTIA」の採用を検討した。この回路は読み出し回路のオフセットに起因する、「検出器バイアス電圧のずれ」を除去する機能を有しているため、同バイアス条件が厳しい STJ には適した回路である。現在、読み出し回路としての妥当性を評価するために、商用の OP アンプ等を組み合わせて自作した AC 結合型 CTIA 回路による検出器の読み出し試験を行っている。本講演ではこの検討内容についても述べる。