W41a 0.5mm 厚低ノイズ両面 Si-strip 検出器の開発

安田 創、田中 琢也、西野 翔、深澤 泰司、大杉 節(広島大) 田島 宏(SLAC) 田中 孝明、武田 伸一郎、中澤 知洋、渡辺 伸、高橋 忠幸(ISAS/JAXA) 久保 信(クリアパルス)

我々のグループは現在、subMeVのエネルギー領域の高エネルギー天体についてかつてない精度での観測を達成すべく半導体多層コンプトンカメラの研究開発を行っている。この検出器は、入射光子が散乱体でコンプトン散乱する際のエネルギー損失と、散乱した位置の検出精度がその性能の鍵を握る。

我々はその散乱体として両面 Si-strip 検出器 (DSSD) を使用している。Si の物性は subMeV 領域の光子に対し コンプトン散乱が支配的であり、また、散乱される際の Doppler Broadening が小さいという特性からコンプトン カメラの散乱体として優れている。

現在に至るまで、厚さ $0.3 \mathrm{mm}$ の DSSD を用いた多チャンネル同時計測により $2.5 \mathrm{~cm}$ × $2.5 \mathrm{cm}$ × $4 \mathrm{~cm}$ × $4 \mathrm{cm}$ のサイズに対し $\mathrm{Am}60 \mathrm{keV}$ のピークにおいてそれぞれ $1.3 \mathrm{keV}$ 、 $1.9 \mathrm{keV}$ のエネルギー分解能を達成している。しかし、実験結果より N-side のエネルギー分解能が悪い要因として、読み出し ASIC と strip の間を AC 結合している RC-chip の影響が無視できない。また RC-chip の耐圧により印可できるバイアスが制限される為、より空乏層幅の厚い素子に対し利用する事が出来ないでいた。これを解決するために、ASIC のグラウンドをバイアス電位にする事により strip との間を DC 結合する新しいシステムが考案されている。

今回我々は、検出効率の向上を目指し新たに開発された $0.3 \mathrm{mm}$ 厚 $2.5 \mathrm{cm}$ × $2.5 \mathrm{cm}$ DSSD に対し基礎特性を確認した後、新しいシステムを導入することで RC-chip を取り除き、その性能を評価した。