

W10b NeXT SXI の機上データ処理システム

尾崎 正伸、堂谷 忠靖 (ISAS/JAXA)、松浦 大介、中嶋 大、穴吹 直久、林田 清、常深 博 (阪大理)、
鶴 剛 (京大理)、NeXT SXI チーム

SXI は X 線天文衛星 NeXT (2013 年頃打ち上げ見込み) に搭載される CCD システムである。これはカメラ部と SXI 固有のデータ処理部 (SXI-E)、NeXT 衛星の検出器の共通アーキテクチャとして整備される CPU 部 (これは検出器全種が同一構成のとハードウェアと OS を用いる) から構成され、カメラ部から外は全てデジタルインタフェースのみで構成される予定である。

カメラ部のアナログ信号処理部には専用設計の LSI の開発が進んでおり、大幅な小型化が見込まれている。そこからの信号は LVDS で SXI-E へと導かれ、SXI-E から CPU 部へは SpaceWire (SpW) ネットワークを介して接続される。SpW から先は複数機器の複数の CPU ユニットが接続され、ネットワークや CPU 部の単一故障発生時には代替経路の形成および別機器の CPU による代替処理が可能となっている。SpW 上の情報伝達には、SpW 仕様の一部として策定と FPGA/LSI 上での実装が進んでいる Remote Memory Access Protocol (RMAP) を全衛星的に使用する事で、コミュニケーション部の開発負荷低減と信頼性確保の両立を図っている。

SXI-E の主なタスクは従来の CCD 駆動パターンの生成とイメージデータおよび HK 情報の収集に加え、イメージデータの X 線イベントピクセル候補を検出し CPU へ知らせる機能が加わる。これは読み出したデータの一次元方向のピークを検出する処理で、ハードウェア的に単純に実現できながらイベント候補ピクセルの数を大幅に絞り込む事ができる。これにより、従来の CPU/DSP のみを使ったアーキテクチャに比べ CPU の負荷を大幅に減らす事ができる。CPU 部はイベント検出処理と、テレメトリ編集及び上流からのコマンドハンドリングを行なう。

本発表では、全体構成および 2007 年度に開発した BBM の評価結果を示す。