

W08b 次世代高感度赤外線検出器用完全空乏型 SOI-CMOS 極低温電子回路の開発

和田武彦、永田洋久、池田博一（宇宙航空研究開発機構）、新井康夫（高エネルギー加速器研究機構）、大野守史（沖セミコンダクタ）

次世代の遠赤外線大規模アレイセンサーからの信号読み出しを目的とした極低温電子回路の開発を行っている。

極低温電子回路はセンサーの直後で信号増幅するために4K以下の極低温での駆動させる必要がある。しかしながら、標準的なバルクCMOS技術で作られたトランジスタを30K以下の極低温に冷却すると、半導体基板が絶縁化しドレイン付近で発生した衝突電離による電荷が基板に蓄積しFET特性が大幅に劣化することがこれまでの研究で報告されており、異常現象の克服がこの開発の重要な課題となっている。

我々は、動作時にボディが完全に空乏化する完全空乏型(FD-)のSilicon on Insulator(SOI-)CMOS技術で作られたトランジスタに着目し、4Kでの動作特性を評価した。

評価したのは、いずれもFD-SOI-CMOS技術で作られたトランジスタで、標準構造、ボディタイ構造、ソースタイ構造の三種のトランジスタである。標準構造のトランジスタを常温と同じ電流電圧範囲で駆動すると、ドレイン電圧に対する電流の急増現象によるFET特性が大幅な劣化が観測された。これは、トランジスタを冷却することでキャリアの移動度が増加し、衝突電離がドレイン電圧の低い領域でも発生するからだと考えられる。一方で、ボディから直接電極を取り出した、ボディタイ、ソースタイ構造のトランジスタでは、P型、N型、共に良好な静特性を示すことが明らかになった。即ち、衝突電離で発生した電荷が速やかに排出され、ボディ部分の電位が保たれていると解釈できる。

本講演では、FD-SOI-CMOSトランジスタの極低温での特性について、これまでの評価結果を報告すると共にその実用性について議論したい。