

V119b 超伝導デバイス性能向上への取組み

宮地晃平, Wenlei Shan, 江崎翔平, Matthias Kroug, 浅山信一郎, 野口卓 (国立天文台), 高木一成, 酒井剛 (電気通信大学)

SIS 素子の基本形は Nb/ AlO_x -Al/Nb 構造 (以下、Nb-3 層構造とする) であり、このシンプルな構造を基本として、我々はこれまで SIS デバイスの研究開発を行ってきた。設計通りの狙った性能の SIS 素子を、安定して再現性よく製作することは、SIS 素子の研究開発を行ううえで重要である。

ウェハー面内の SIS 素子の性能ばらつきや、その歩留まりについては、現在なお向上のための努力をしているところである。SIS 素子の性能や歩留まり低下に起因すると考えられる要素は多々あり、薄膜の膜厚制御、接合サイズの制御、接合や配線層、それらのコンタクトホール等の露光位置制御、Nb 膜の応力制御、Nb 膜や Al 膜内のいわゆるコンタミと呼ばれる不純物の混入、接合部の選択的エッチングにおける終点制御、SIS 素子の側壁からのリーク、層間絶縁膜のカバレッジ、SIS 素子製造時の温度制御等あげればきりが無い。微細加工プロセス装置の装置パラメータの最適化や、製造時の超伝導膜の制御パラメーターが SIS 素子の性能や歩留まり、再現性に複雑に関与していると考えられる。

我々は、今回 SIS 素子の性能向上のための取組みの中で、Nb 膜や Al 膜内の不純物の混入による SIS 素子の性能への影響という点に着目した。実験方法は、SIS 素子の Nb-3 層構造を作製する際に使用する DC マグネトロンスパッタリング装置の成膜用チャンバーを大気暴露させ、その後真空引きを行い、真空引き開始後から一定時間毎に成膜し、その経過時間や真空度に伴う SIS 素子の性能変化について評価実験を行ったので報告する。